

引用格式: 宇跃峰, 尹勇生, 谢熙明, 等. 一种应用于 AMOLED 显示驱动芯片的伽马校正电路[J]. 微电子学与计算机, 2021, 38(2): 34-39. [YU Y F, YIN Y S, XIE X M, et al. A gamma correction circuit for AMOLED display driver chip[J]. Microelectronics & Computer, 2021, 38(2): 34-39.]

一种应用于 AMOLED 显示驱动芯片的伽马校正电路

宇跃峰¹, 尹勇生¹, 谢熙明¹, 权磊², 贾晨²

(1 合肥工业大学 微电子设计研究所 教育部 IC 设计网上合作研究中心, 安徽 合肥 230601;

2 深圳清华大学研究院, 广东 深圳 518057)

摘 要: 基于 UMC80nm 工艺, 本文采用非线性数据变换结合线性 DAC 的结构, 设计了一种应用于 1080 p 分辨率 AMOLED 显示驱动的伽马校正电路. 其中, 非线性变换电路采用分段线性拟合的方法设计; DAC 位宽设计为 11 bit, 采用“6+5”两级结构; 第一级为阻值相等的电阻串组成的 6 bit 二进制加权 DAC, 第二级 DAC 设计为 class-AB 输出的插值运放结构, 不仅作为 11 bit DAC 一部分, 还用于驱动 R、G、B 像素电路, 节省了芯片面积. 对电路进行 Spectre 仿真, 非线性数据转换误差为 0.77%, 11 bit DAC 的 INL 最大为 +0.33LSB/-0.51LSB, DNL 最大为 +0.24LSB/-0.16LSB, 整体伽马校正电路的误差为 0.96%, 满足 1080 p 分辨率 AMOLED 驱动芯片的需求, 具有一定的应用价值.

关键词: 伽马校正; 非线性数据处理; 高精度 DAC; 插值运放

中图分类号: TN432

文献标识码: A

文章编号: 1000-7180(2021)02-0034-06

A gamma correction circuit for AMOLED display driver chip

YU Yue-feng¹, YIN Yong-sheng¹, XIE Xi-ming¹, QUAN Lei², JIA Chen²

(1 Hefei University of Technology Institute of VLSI Design, IC Design Web-cooperation

Research Center of MOE, Hefei 230601, Anhui, China;

2 Research institute of Tsinghua University in Shenzhen, Shenzhen 518057, Guangdong, China)

Abstract: Based on the UMC80nm process, this paper uses a non-linear data transformation combined with a linear DAC structure to design a gamma correction circuit for 1080 p resolution AMOLED display drive. Among them, the non-linear transformation circuit is designed by piecewise linear fitting method, which is simple and flexible, and easy to implement; in order to meet the high-precision requirements of gray-scale voltage, the DAC bit width is designed to be 11 bit, and the “6 + 5” two-stage structure is adopted; The stage DAC is designed as a class-AB output interpolation op amp structure, not only as part of the 11 bit DAC, but also used to drive R, G, B pixel circuits, saving chip area. Spectre simulation of the circuit, the non-linear data conversion error is 0.77%, the maximum INL of the 11 bit DAC is + 0.33LSB / -0.51LSB, the maximum DNL is + 0.24LSB / -0.16LSB, and the error of the overall gamma correction circuit is 0.96 %, Meeting the needs of AMOLED driver chips with 1080 p resolution, which has certain application value.

Key words: gamma correction; non-linear data processing; high-precision DAC; embedded amplifier

收稿日期: 2020-03-18; 修回日期: 2020-04-26

基金项目: 国家自然科学基金(61704043); 中央高校基本科研业务费专项资金(JD2016JGPY0003); 深圳市科创委技术攻关项目(JSGG20170413153845042)

1 引言

在各种显示设备中,图像显示亮度与设备灰阶电压之间存在指数为 γ 的非线性关系,表达两者之间函数关系的曲线称为伽马曲线.伽马校正是指对图像伽马曲线进行编辑,从而消除显示非线性过程.在 AMOLED 屏幕中,像素点中的二极管通过电流驱动,伽马曲线的非线性是二极管发光亮度与电流之间的非线性关系和人眼对亮度感知的非线性综合产生.伽马校正的目的是使人眼所看见的图像亮度和图像数据之间呈线性关系.

伽马校正电路的功能是将图像数据转换为灰阶电压曲线,从功能上可看作数模转换器.为了产生非线性的灰阶电压曲线,文献[1]使用非线性 DAC 来实现,但由于非线性 DAC 需要不同阻值的电阻,缺点是在工艺制造中存在着电阻阻值匹配困难的问题,最终在电路中得到的效果并不理想,产生的灰阶电压曲线存在较大误差.为了解决非线性 DAC 的不匹配问题,之后的研究大多先将数据非线性化,再利用线性 DAC 来产生非线性的灰阶电压曲线.文献[2]提出利用查找表的方式先对数据进行非线性预处理,但查找表法需要大量存储单元,消耗了大量的芯片面积.文献[3]使用电路直接计算的方法来进行数据处理,节省了存储单元的芯片面积,但是计算过程中会产生较多误差.在线性 DAC 方面,文献[4]使用二进制加权电阻型 DAC 结构,其结构简单,缺点是当数据位数增加时,所需电阻数量迅速增加,需要巨大的芯片面积,不适合高分辨率的显示驱动.将整个 DAC 分为粗分电阻串和细分电阻串两级,降低了整体电阻数量,减小了 DAC 电路所需要的面积.文献[5]使用 R-2R 电阻网络 DAC,这种结果所需要的电阻数量减少,且电阻之间的差值较小,所需芯片面积也较少,但是存在寄生电阻和电阻匹配误差,需要复杂的工艺对其进行调整.文献[6]提出阶梯级电阻结构使用两级电阻对数据位进行拆分,使用粗分电阻处理高位数据,细分电阻处理低位数据,这样的方式使需要的电阻总数减少至 $2n+2N-n$ 个,减少了整体 DAC 的面积,对于电阻之间的匹配问题以及整体转换精度也有良好保障.

为了满足 AMOLED 驱动芯片中伽马校正电路高精度、高分辨率和面积节约的要求,本文设计一种伽马校正电路,通过对图像数据进行分段线性拟合,再将转换后的图像数据经过高精度 DAC 转换成灰

阶电压实现高精度、高分辨率.其中高精度 DAC 采用两级结构,第一级使用 6 位等阻值的电阻串对电压进行粗分,第二级使用 5 位尾电流源编程的插值运放对电压进行细分.利用插值运放替代电阻串的结构在保障 DAC 电路精度的同时减小了芯片的面积消耗.相比于传统的伽马校正电路,利用本设计产生的灰阶电压曲线灵活可调,所产生的灰阶电压具有一定的驱动能力,不需要额外的输出缓冲器进行灰阶电压的驱动.

2 伽马校正电路设计

基于数据精度和计算复杂度的考虑,本设计中数据的非线性处理采用分段线性拟合法,并且为了进一步简化计算,通过选取间距为 2^n 的分段节点,节点之间的线性拟合采用移位的计算方式.

为了获得高精度的灰阶电压,本文设计的 DAC 数据位宽为 11 bit,采用“6+5”的分段结构,其中第一级为阻值相等的电阻串组成的 6 bit 二进制加权 DAC,第二级为尾电流源可配置的插值运放构成的 5 bit DAC.为了进一步节省芯片面积,作为第二级 DAC 的插值运放的输出级设计为 class-AB 结构,用于驱动 R、G、B 像素电路,省去了传统结构中灰阶电压缓冲器电路.

本文设计的伽马校正电路如图 1 所示.

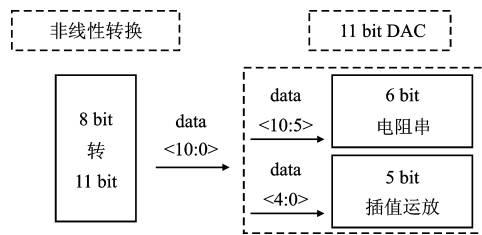


图 1 伽马校正电路结构

2.1 分段线性拟合

本设计中图像数据为 8 位数据,与图像显示的 256 个灰阶电压一一对应,对于线性 DAC 而言,图像数据产生的灰阶电压即为 256 个线性的灰阶电压.为了完成非线性的变化,首先将图像数据位扩展,数据位宽越大,可产生的灰阶电压精度越高,综合精度与 DAC 结构复杂度的考虑,本设计中将 8 位数据转换为 11 位的数据进行转换,使 8 位原始图像数据非线性地映射到 11 位数据中产生非线性的图像数据.

分段线性拟合过程如图 2 所示,数据转换时,首先判断图像数据是否为关键节点,如果不是关键节

N_4 的尾电流. I_H 和 I_L 的电流大小可由图像数据的低 5 位控制,从高位到低位分别控制 $16I$ 、 $8I$ 、 $4I$ 、 $2I$ 、 I 的电流源. I_H 和 I_L 的总电流之和固定为 $32I$,两者的比值随着数据不同而变化. 当 I_H 电流大小为 nI 时, I_L 电流大小为 $(32-n)I$,联立(3)–(6)式可得,此时运放的输出电压为:

$$V_{OUT} = V_L + \frac{n}{32}(V_H - V_L)$$

(7)

式中, n 的取值范围为 5 位数据的范围, n 取值从 1、2、3、 $\dots$ 、32 对应图像数据从 00000 到 11111,这样,插值运放的输出电压即可实现 V_L 到 V_H 之间的 5 位插值.

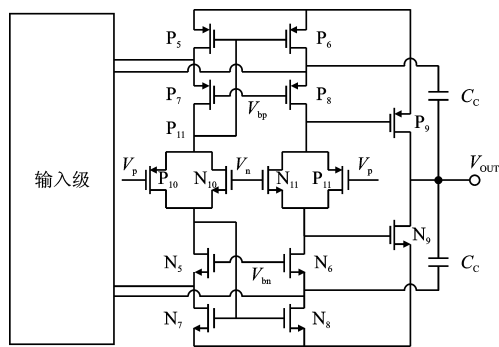


图 5 插值运放输出级

插值运放的输出级如图 5 所示,本设计采用 ClassAB 输出级结构实现宽摆幅的输出电压;加入浮动电流源结构对输出端进行偏置;采用 cascode 密勒补偿保证运放的稳定性.

P_9 管和 N_9 管组成 ClassAB 输出级, P_{10} 、 N_{10} 、 P_{11} 、 N_{11} 管为浮动电流源结构. 以 N_{11} 、 P_{11} 管为例说明浮动电流源的工作. 当 P_8 管的漏端电压降低时,流过 P_{11} 管的电流增大,由于 N_{11} 和 P_{11} 管总的电流大小不变,流过 N_{11} 管的电流减小. N_{11} 管的栅极电压为偏置电压保持不变,则提升 N_{11} 管源极电压升高,即 N_9 管的栅极电压升高,从而使 N_9 管栅极信号与 P_9 管栅极信号变化形成同步.

运放的频率补偿采用 cascode 密勒补偿,在传统密勒补偿的前馈通路上引入一个交流地,在共源共栅器件折叠点和输出端之间加入补偿电容 C_c . 这种补偿方式在保留了传统密勒补偿极点分离效果的同时,避免了传统密勒补偿引入的右半平面零点,用较小的补偿电容实现了频率补偿^[9].

3 伽马校正电路设计

首先对于数据处理进行误差分析. 伽马曲线的幅值为 1.1~4.3 V,根据伽马曲线选取一组关键节

点,节点信息如下:

表 1 伽马曲线节点信息

8bit 分段节点	11bit 分段节点
V0	V378
V1	V402
V3	V452
V5	V500
V7	V546
V11	V594
V15	V640
V23	V734
V31	V898
V47	V1030
V63	V1090
V95	V1186
V127	V1234
V128	V1236
V160	V1298
V192	V1348
V208	V1376
V224	V1404
V232	V1420
V240	V1432
V244	V1438
V248	V1446
V250	V1450
V252	V1454
V254	V1458
V255	V1460

通过关键节点之间的计算得出全部 256 个节点,将计算后得到的伽马曲线与目标曲线求相对误差.

$$\delta = \frac{\sum_{i=0}^{255} \frac{(V_{Gi} - V_{Ri})}{V_{Ri}} \times 100\%}{256}$$

(8)

通过式(8)进行计算后得到 256 个节点的误差为 0.77%.

基于 UMC80nm DNW 工艺,利用 Spectre 仿真软件对插值运放电路进行仿真.

在 $V_H=4.0$ V、 $V_L=3.9$ V 范围内插值运放的差值结果如图 6 所示,32 个阶梯中最大误差 0.7 mV. 以 0.1 V 为区间,在整个伽马曲线 1.1~4.3 V 范围内进行仿真,插值运放的最大误差为 1.1 mV,由结果可知,插值运放输出结果具有良好的精度.

采用 Cadence Virtuoso 软件对设计的 DAC 电路版图进行了设计,该 DAC 电路的版图如图 7 所示.

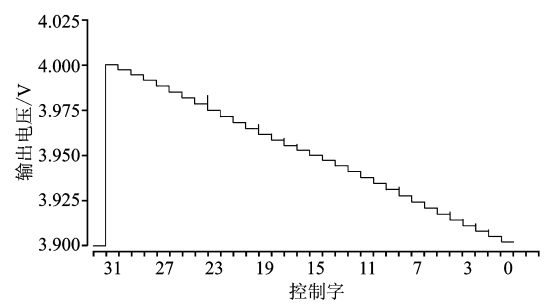


图 6 运放插值结果

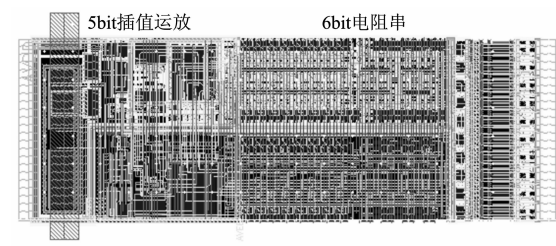


图 7 DAC 版图

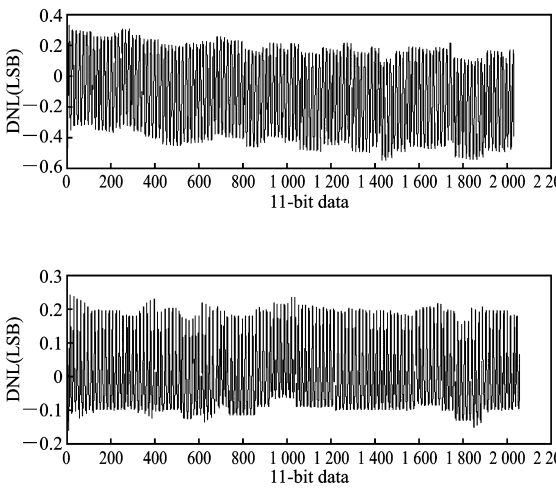


图 8 11 bitDAC 的 DNL 和 INL

对整体 11 位 DAC 进行仿真,DAC 输出结果如图 8 所示,INL 最大为 $+0.33\text{LSB}/-0.51\text{LSB}$,DNL 最大为 $+0.24\text{LSB}/-0.16\text{LSB}$,由结果可知,本设计中的 DAC 具有良好的精度和线性度。

表 2 DAC 指标对比

指标	文献[10]	文献[11]	本文
工艺	0.35 μm	0.18 μm	80 nm
结构	6 bit 电阻 3 bit 插值运放	10 bit 电阻 2 bit 插值运放	6 bit 电阻 5 bit 插值运放
输出范围(V)	0.27~4.72	1~17	0.3~6.5
面积(μm^2)	660 $\times$ 20	3954 $\times$ 38	194 $\times$ 78
DNL /INL(LSB)	0.44 /0.58	0.26 /0.54	0.24 /0.51

由表 2 可以看出,和类似结构的 DAC 相比,本文中 DAC 由于第二级采用 5 位插值运放的设计,在面积较小的情况下实现了良好的精度。

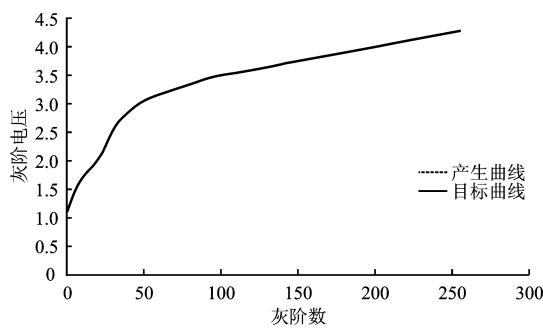


图 9 生成灰阶电压曲线与目标曲线

最后利用 8 位转 11 位得到的数据通过 DAC 产生伽马曲线,对产生的 256 个灰阶电压与目标曲线的灰阶电压进行误差分析.本设计伽马校正电路产生伽马曲线与目标曲线如图 9 所示.整体伽马校正电路的误差范围为 0.96%。

4 结束语

本文利用非线性数据预处理结合高精度线性 DAC 的方式设计了一种应用于 AMOLED 的伽马校正电路.非线性数据处理采用分段线性拟合法,通过存储分段节点再对节点进行计算的方式完成数据转换,节点之间的计算采用移位的方式简化计算过程.数据的非线性处理过程将数据位宽进行拓展,将 8 位图像数据转换为 11 位,利用 11 位的高精度 DAC 产生伽马曲线. DAC 输出结果 INL 最大为 $+0.33\text{LSB}/-0.51\text{LSB}$,DNL 最大为 $+0.24\text{LSB}/-0.16\text{LSB}$,具有良好的线性度和精度.整体伽马校正电路的相对误差为 0.96%,满足 1080p 分辨率 AMOLED 驱动芯片的需求,具有一定的应用价值。

参考文献:

[1] JIANG M M. Research on gamma correction of LCD based on FPGA[D]. Nanjing: Nanjing Forestry University, 2016.

[2] LIU H G, GENG W D, GAO P T, et al. Research of LCoS Gamma Correction Circuit[J]. Semiconductor Optoelectronics, 2009, 30(6): 958-961. DOI: 10.16818/j. issn1001-5868. 2009. 06. 041.

[3] HUANG T, LI H G. Based on programmable current buffer 10-bit DAC for AMOLED source driver[C]// Proceedings of 2017 International Conference on Electron Devices and Solid-State Circuits (EDSSC). Hsin-

- chu, China; IEEE, 2017: 1-2. DOI: 10. 1109/EDSSC. 2017. 8126477.
- [4] LU C W, YIN P Y, HSIAO C M, et al. A 10-bit Resistor-Floating-Resistor-String DAC (RFR-DAC) for high color-depth LCD driver ICs[J]. IEEE Journal of Solid-State Circuits, 2012, 47(10): 2454-2466. DOI: 10. 1109/JSSC. 2012. 2206684.
- [5] LEE P M, CHEN H Y. Adjustable gamma correction circuit for TFT LCD[C]//2005 IEEE International Symposium on Circuits and Systems. Kobe, Japan: IEEE, 2005: 780-783. DOI: 10. 1109/ISCAS. 2005. 1464704.
- [6] HUANG W. Study on a high precision rail-to-rail input and output operational amplifier[D]. Chengdu: University of Electronic Science and Technology of China, 2018.
- [7] WANG D, GUO G L, JIANG Y, et al. Analysis and design of a rail-to-rail operational amplifier based on chopper technology[J]. Microelectronics & Computer, 2017, 34(10): 97-100. DOI: 10. 19304/j. cnki. issn1000-7180. 2017. 10. 020.
- [8] MENG Y, YIN Y S, YU Y F, et al. High precision DAC design for AMOLED source drive[J]. Chinese Journal of Liquid Crystals and Displays, 2019, 34(4): 379-385. DOI: 10. 3788/YJYXS20193404. 0379.
- [9] WANG W Z, JIN D M. A rail-to-rail input/output amplifier using common-gate frequency compensation[J]. Chinese Journal of Semiconductors, 2006, 27(11): 2025-2028. DOI: 10. 3969/j. issn. 1674-4926. 2006. 11. 027.
- [10] LU C W, HSIAO C M, YIN P Y. A 10-b Two-Stage DAC with an area-efficient multiple-output voltage selector and a linearity-enhanced DAC-embedded op-amp for LCD column driver ICs[J]. IEEE Journal of Solid-State Circuits, 2013, 48(6): 1475-1486. DOI: 10. 1109/JSSC. 2013. 2252525.
- [11] SEOL H C, HONG S K, KWON O K. An area-efficient high-resolution resistor-string DAC with reverse ordering scheme for active matrix flat-panel display data driver ICs[J]. Journal of Display Technology, 2016, 12(8): 828-834. DOI: 10. 1109/JDT. 2016. 2526042.

作者简介:

宇跃峰 男,(1995-),硕士研究生.研究方向为开关电容电路.

尹勇生(通信作者) 男,(1973-),博士,教授.研究方向为模拟电路的数字化辅助设计.

E-mail: yinyongsheng@hfut.edu.cn

谢熙明 男,(1995-),硕士研究生.研究方向为模拟电路的数字化辅助设计.

权磊 男,(1986-),硕士,工程师.研究方向为模拟集成电路设计.

贾晨 男,(1978-),博士,副研究员.研究方向为显示驱动电路、电源管理电路及高速串口电路等.